

チップ外観検査装置の引合いが活況 ～多品種デバイス・多工程への利用に注目～

株式会社トプコンは、1999年末にLED、液晶ドライバ、積層チップ部品などの半導体後工程における各種製造工程での検査に利用できる多品種デバイス・多工程対応型の半導体後工程用のチップ外観検査装置を開発、商品化し市場に参入しました。

昨年12月には、画像処理機能を大幅にアップして、このクラスで世界最高の検査速度（150mm標準ウェーハで15～50秒/枚）と世界最高レベルの判定一致率（99.99%）を有するマルチデバイス・マルチユースのチップ外観検査装置Vi-2201/1201シリーズへと発展させ発売を開始しました、

従来は、主にLED、液晶ドライバ、積層チップ部品などの検査に使用されてきましたが、ここに来て、当社のチップ外観検査装置が、その高速検査・高精度性能と共に、その多品種デバイス・多工程対応性により市場で注目を集め、デジタルカメラや携帯電話の撮像センサ、データプロジェクタに使用されるLCOS*1、光通信用デバイスに使用される光導波路*2、MEMSデバイス*3など、複雑な工程を必要とする新しいデバイスの生産ラインで使用される例が増加しており、本年度に入ってから引合いが好調で、大幅な販売拡大（対前年比2倍、売上高10億円）が見込める状況となっています。

その一例として、フルオートタイプのVi-2201が、今年の春に新発売されたキヤノン株式会社殿の高性能一眼レフデジタルカメラ、「EOS D60」用撮像センサの生産ラインに採用され、歩留まり管理に威力を発揮しています。

キヤノン殿が開発した撮像センサは、630万画素の超大型単板式CMOSセンサで、その前面に、カラーフィルタや赤外カットフィルタに加えて、効率よく光を集光するためのマイクロレンズアレーが配置され、その製造工程は多岐に渡っています。こうした工程では、カラーフィルタの色抜け、マイクロレンズアレーの変形、それらを組み合わせるときに発生する異物の付着など、各種の欠陥を検出して不良品が製品として組み込まれないよう徹底した管理をすること、欠陥を撲滅することが重要な課題となっています。当社のチップ外観検査装置Vi-2201は、こうした撮像素子生産ラインの各工程で使い易いようオプティマイズした先進の機能を搭載し、歩留まり管理できる検査装置として好評を得ています。

従来はこうした検査には、数億円もする高価な外観検査装置が使用されてきましたが、当社のVi-2201は、約1/5～1/7の価格で同等、条件によってはそれ以上の検出性能を発揮し、検査時間も同程度で処理可能となっています。また、各工程の前後で検査を行って結果を比較することにより、どの工程でどのような欠陥が発生しているかを簡単にチェックできる欠陥マッピング機能、ウェーハ上の座標に加えてセンサのどの画素に欠陥があるかを特定する機能、指定した欠陥のレビュー・画像ファイリングなどニーズにマッチした各種機能を搭載しており、工程管理の充実・コスト低減を図ることができます。

当社は、今後、ピフォアメンテナンスやリモートメンテナンス*4機能搭載による稼働率向上、様々な検査対象やお客様のニーズに合わせたカスタマイズ、更なる画像処理の高速化・高機能化などのブラッシュアップを実施していきます。また、トレー詰め対応の自動機、ピッカーやボンダーなどに組み込むユニット製品、一部前工程に対応したキラー欠陥検出機などのシリーズを充実させ、2年後には20億円の売上を計画しています。

補足説明

チップ外観検査装置 Vi-2201/1201 シリーズについて

近年、携帯端末を始めとした各種電子機器の小型軽量・高性能化は目覚しく、それらに使用される電子デバイスの高集積化・小形化は急速に進んでいます。

一般に、電子デバイスは電気的な動作試験によって良否を判断していますが、小形化に伴って IC チップ内の微小な傷や、異物等の欠陥が問題となって来ました。従来、これらの検査は顕微鏡を使用した目視検査が主流でしたが、この分野においても生産性向上と品質の安定を図るために自動化が進んでいます。

当社のチップ外観検査装置 Vi-2201/1201 シリーズは、急速に増加しているフリップチップタイプ*5の IC や、電子デバイス、MEMS デバイス等の微小な欠陥を自動的に検査する多品種デバイス・多工程対応型の外観検査装置で、目視検査の 50~200 倍ものスピードで、目視では見付けられない微小な欠陥の検出が可能となっています。

検査方法は、事前に良品チップを学習し、被検査チップを画像処理によってパターンマッチングして違いを見付けます。さらに本装置では、マッチングによる合わせ誤差を極小まで排除し、高精度に欠陥を検出する「最適化 Min - Max 法」*6 という新しいアルゴリズムを搭載し、飛躍的な性能向上を図っています。

さらに、本装置は、被検物を止めずに測定できる高速連続スキャン方式の採用により、世界最高レベルの高速検査を実現しました。

また、過剰な検査を排除し、良品率を向上するためにチップ内の任意のエリアを複数の判定レベルで検査する機能を搭載。これによって、IC チップ内の微細な部分は厳しく検査し、その他の部分は検査レベルを甘くする等のコントロールが可能となっています。さらに、各種のオフライン・ツール（レビュー、レシピ作成）*7 によって装置の稼働率向上が図れます。

これらの機能によって、当社の装置は非常に高い検査一致率（目視検査との整合性）と装置稼働率が得られ、優れた CoO（Cost of Ownership）が得られる装置となっています。

【主なシリーズ】

1. フルオート・チップ外観検査装置「Vi-2201」

ウェーハ用
フラットリング付ウェーハ用
ウェーハ/フラットリング付ウェーハ兼用

2. セミオート・チップ外観検査装置「Vi-1201」

ウェーハ用
フラットリング付ウェーハ用
トレー詰め用（ダイシング後 IC チップをトレーに詰めた状態での検査が可能）
エキスパンドウェーハ用（IC チップの整列が崩れたエキスパンド状態での検査に対応）*8

【主な用途】

- ・ IC 等生産ラインの工歩留まり管理、不良解析
- ・ IC ウェーハ最終検査
- ・ IC 組立の受入検査
- ・ 電子デバイスの外観・形状検査

【特 長】

- ・ 一視野 3.06×2.45mm を 0.09 秒で検査
- ・ 世界最高水準のスループット：15～50 秒/枚（150mm 標準ウェーハ）
- ・ 世界最高水準の検出再現性：判定一致率 99.99%（150mm 標準ウェーハ）
- ・ 新開発の「最適化 Min-Max 法アルゴリズム」と高感度の光学系によりメモリ回路のような複雑な回路の中でも約 3 μm サイズまでの欠陥を検出（光学倍率を上げることにより、さらに微小欠陥の検出可能）
- ・ 判定基準の細かな設定が可能、過検出（良品を NG と判定すること）を最小限にします
- ・ 一視野内であれば、最大 144 個の複数チップを同時に検査
- ・ 専用検出光学系により、最適な分解能と深い焦点深度を実現
- ・ ウェーハ/フラットリング付ウェーハ/エキスパンド/トレイ詰めなど様々な形態に対応

【主な仕様】

Vi-2201

- ・ 検査画素数 : 1280×1024
- ・ 視野サイズ : 3.06mm×2.45mm
- ・ 欠陥検出感度 : 2.4 μm/画素
- ・ 検査時間（1 視野） : 0.09sec（高感度時も同じ）
- ・ 検査倍率 : 5 倍（選択可能）
- ・ 対応サイズ : ウェーハ 100/125/150/200mm
フラットリング付 100/125/150/200mm
- ・ 占有面積 : 本 体 900mm（W）×1.296mm（D）
モニタ台 610mm（W）×610mm（D）
- ・ オプション : プリンタ、欠陥マーカ、無停電電源装置等

【価 格】

Vi-2201 : 5,400～6,600 万円（仕様・構成による）

Vi-1201 : 2,500～5,000 万円（仕様・構成による）

注記説明

*1 : LCOS

Liquid Crystal on Silicon の略で、シリコン基板上に構成される反射型液晶のこと。

高精細化、高開口率など優れた特長と低価格化が可能なデバイスで、大画面デジタルテレビやデータプロジェクタに利用される技術として注目されています。

***2：光導波路**

ガラスや結晶基板の表面に光の波長オーダーの幅と深さで基板材料よりもわずかに屈折率が高い部分を線状に形成したものの。

光は導波路内を全反射して外部に漏れず、「曲げ」、「分波」、「位相制御」、「フィルタ」等の機能を複合して具えた小型素子が構成できます。

光ファイバとの接続性の良さから光通信用コンポーネントに欠かせない部品となっています。

***3：MEMS デバイス**

Micro Electro Mechanical Systems の略で、シリコン加工の次世代を担う最新技術です。

シリコンウェーハ上に三次元的な構造を形成し、極小レベルの機械システムを構築することができます。

用途としては、加速度センサ・ジャイロセンサ・DLP・インクジェットプリンタヘッド等様々なものがあります。

***4：ピフォアメンテナンスやリモートメンテナンス**

装置稼働率アップのため、始動前に自動点検を行う機能や、遠隔地からの稼働状態監視により、事前に故障の可能性を発見しようとする機能。

***5：フリップチップタイプ**

チップの入出力端子上に突起した電極（バンパ）を形成し、配線基板の電極と直接接合する実装方式のチップで、従来より小さなサイズとなるため高密度な実装が可能となります。

***6：「最適化 Min-Max 法」**

パターンマッチングによる比較検査において、リファレンス画像と被検査画像の差分を求める際に、画像がずれるとその分が差異となって間違った結果が得られます。本手法は、予め 1 画素毎に全方向のずれた状態を予測したテンプレートを作成し、テンプレートに基づいてずれた位置を修正しながら、マッチングによる合わせ誤差を極小まで排除して、高精度な欠陥検出を可能にするアルゴリズムです。

***7：オフライン・ツール（レビュー、レシピ作成）**

製造コスト低減のためには装置の稼働率をできる限り向上することが望まれます。これに対応するため装置とは別のパソコンでレシピ（測定手順や条件など）を組み上げて置き、測定前に装置に送信して使用することができる機能や、測定結果を外部に通信して装置以外で検索表示できる機能。

***8：エキスパンドウェーハ**

前工程で作成されたウェーハは特殊なフィルムに貼り付けられ、ダイシングでチップに切り分けられます。この後チップを取り易くするためにフィルムを引伸ばした時、チップの向きがばらばらとなって、画像処理でパターンマッチングするとき特別の処理が必要となります。